IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Appln. No: Applicant:

To Be Assigned T. Matsuyoshi

Filed:

Herewith

Title:

POWER AMPLIFYING METHOD, POWER AMPLIFIER, AND

COMMUNICATION APPARATUS

TC/A.U.: Examiner:

CLAIM TO RIGHT OF PRIORITY

Commissioner for Patents P.O. Box 1450 Alexandria, VA 22313-1450

Sir:

Pursuant to 35 U.S.C. § 119, Applicant hereby claims the benefit of prior Japanese Patent Application No. 2002-221943, filed July 30, 2002.

A certified copy of the above-referenced application is enclosed.

Respectfully/submitted,

Alfan Kather, Reg. No. 19,717

Attorney for Applicant

AR/dlm

Enclosure: Certified Copy of Patent Application No. 2002-221943

P.O. Box 980

Valley Forge, PA 19482-0980

(610) 407-0700

The Commissioner for Patents is hereby authorized to charge payment to Deposit Account No. 18-0350 of any fees associated with this communication.

EXPRESS MAIL

Mailing Label Number:

EV 321471003 US

Date of Deposit:

July 29, 2003

I hereby certify that this paper and fee are being deposited, under 37 C.F.R. § 1.10 and with sufficient postage, using the "Express Mail Post Office to Addressee" service of the United States Postal Service on the date indicated above and that the deposit is addressed to the Mail Stop Patent Application, Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450. Lathleen Libby

DLM_I:\MTS\3448US\PRIDOC.DOC

NT3-3742

日本国特許庁 JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2002年 7月30日

出願番号

Application Number:

特願2002-221943

[ST.10/C]:

[JP2002-221943]

出 願 人
Applicant(s):

松下電器産業株式会社

2003年 2月28日

特許庁長官 Commissioner, Japan Patent Office 太田信一郎

特2002-221943

【書類名】 特許願

【整理番号】 2022040173

【提出日】 平成14年 7月30日

【あて先】 特許庁長官殿

【国際特許分類】 H03F 1/32

H03F 3/189

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式

会社内

【氏名】 松吉 俊満

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100092794

【弁理士】

【氏名又は名称】 松田 正道

【電話番号】 06-6397-2840

【手数料の表示】

【予納台帳番号】 009896

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9006027

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電力増幅方法、電力増幅器、通信機器

【特許請求の範囲】

【請求項1】 入力信号で変調した髙周波信号を増幅する工程と、

前記入力信号または前記高周波信号を利用してその包絡線が反転された負包絡 線信号を生成する工程と、

前記負包絡線信号を、前記高周波信号または前記増幅された高周波信号に注入する工程と、を備え、

前記増幅された高周波信号の歪みまたは信号レベルに関する情報に基づいて、 前記注入する工程の前に、(a)前記負包絡線信号の振幅、および(b)前記包 絡線信号の位相もしくは前記高周波信号の位相を、前記歪みまたは前記信号レベ ルが実質上最小化されるように調整する電力増幅方法。

【請求項2】 入力信号で変調した髙周波信号を増幅するための増幅手段と、 前記入力信号または前記髙周波信号を利用して、その包絡線が反転された負包 絡線信号を生成するための負包絡線生成手段と、

前記負包絡線信号の振幅を調整するための第1の振幅調整手段と、

前記高周波信号または前記負包絡線信号の位相を調整するための第1の位相調整手段と、

前記増幅された髙周波信号の歪みまたは信号レベルに関する情報に基づいて、 前記第1の振幅調整手段および前記第1の位相調整手段に制御信号を出力する制 御回路と、を備え、

前記振幅または位相が調整された負包絡線信号が、前記高周波信号または前記 増幅された高周波信号に注入され、

前記制御回路は、前記歪みまたは前記信号レベルが実質上最小となるように前 記第1の振幅調整手段または前記第1の位相調整手段を制御する、電力増幅器。

【請求項3】 前記増幅手段から発生する歪みを打ち消すための歪み信号を発生させ、前記歪み信号を前記増幅手段の入力側までに注入する歪み発生回路をさらに備える、請求項2に記載の電力増幅器。

【請求項4】 入力信号からI信号および前記I信号に直交するQ信号を生成

するベースバンド部、および前記増幅された高周波信号をI信号およびQ信号に 復調する復調部をさらに備え、前記歪み発生回路は、前記ベースバンド部で生成 されたI信号およびQ信号、ならびに前記復調部から出力されたI信号およびQ 信号に基づいて、前記増幅された髙周波信号において歪みが打ち消されるような 歪み信号を生成する、請求項3に記載の電力増幅器。

【請求項5】 前記歪み発生回路は、前記振幅または位相が調整された負包絡線信号が入力されて歪み信号を発生させる、請求項3に記載の電力増幅器。

【請求項6】 前記負包絡線生成手段が、前記高周波を包絡線検波するための 包絡線検波回路と、前記包絡線検波された信号の符号を反転させる符号反転回路 と、を備え、前記包絡線検波され前記符号が反転された信号を負包絡線信号とし て出力する、請求項2~5のいずれかに記載の電力増幅器。

【請求項7】 前記負包絡線生成手段から出力される負包絡線信号が、前記増幅手段の入力側までに注入される、請求項6に記載の電力増幅器。

【請求項8】 前記歪み発生回路に入力される前記振幅または位相が調整された負包絡線信号の振幅をさらに調整するための第2の振幅調整手段と、

前記歪み発生回路に入力される前記振幅または位相が調整された負包絡線信号 の位相をさらに調整するための第2の位相調整手段と、を有し、

前記第2の振幅調整手段および前記第2の位相調整手段により、前記歪みまたは前記信号レベルが実質上最小となるように、前記歪み発生回路に入力される信号の振幅および位相がさらに調整される、請求項5~7のいずれかに記載の電力増幅器。

【請求項9】 入力信号から I 信号および前記 I 信号に直交する Q 信号を生成するベースバンド部をさらに備え、前記負包絡線生成手段が、前記 I 信号および前記 Q 信号から、前記負包絡線信号として $-(I^2+Q^2)^{1/2}$ を演算して出力する、請求項 $2\sim 4$ のいずれかに記載の電力増幅器。

【請求項10】 前記歪み発生回路が前記ベースバンド部内に構成される、請求項4に記載の電力増幅器。

【請求項11】 前記負包絡線生成手段が前記ベースバンド部内に構成される、請求項9または10に記載の電力増幅器。

【請求項12】 前記増幅された高周波信号の信号レベルをレベル検出するレベル検出手段をさらに有し、前記レベル検出手段により得られた前記増幅された信号の信号レベルに関する情報に基づいて、前記制御回路により前記第1の振幅調整手段および前記第1の位相調整手段が制御される、請求項2~11のいずれかに記載の電力増幅器。

【請求項13】 前記増幅された高周波信号の信号レベルをレベル検出するレベル検出手段をさらに有し、前記レベル検出手段により得られた前記増幅された信号の信号レベルに関する情報に基づいて、前記制御回路により前記第1の振幅調整手段、前記第1の位相調整手段、前記第2の振幅制御手段、および前記第2の位相制御手段が制御される、請求項8に記載の電力増幅器。

【請求項14】 前記増幅された高周波信号に含まれる変調周波数帯域の信号を通過させるためのローパスフィルタをさらに備え、前記レベル検出手段は、前記変調周波数帯域の信号の信号レベルを検出し、前記検出された信号レベルが最小となるように、前記第1の振幅制御手段、前記第1の位相制御手段、前記第2の振幅制御手段、および前記第2の位相制御手段が制御される、請求項13に記載の電力増幅器。

【請求項15】 前記増幅手段に入力される前の高周波信号の信号レベルをレベル検出するレベル検出手段をさらに有し、前記レベル検出された信号に基づき、前記第1の振幅制御手段、および前記第1の位相制御手段が制御される、請求項2~11のいずれかに記載の電力増幅器。

【請求項16】 前記増幅手段に入力される前の高周波信号の信号レベルをレベル検出するレベル検出手段をさらに有し、前記レベル検出された信号に基づき、前記第1の振幅制御手段、前記第1の位相制御手段、前記第2の振幅制御手段、および前記第2の位相制御手段が制御される、請求項8に記載の電力増幅器。

【請求項17】 前記入力信号の信号レベル、または前記電力増幅器から出力 される信号の信号レベルに関する情報に基づいて、前記第2の振幅調整手段およ び前記第2の位相調整手段が制御される、請求項8に記載の電力増幅器。

【請求項18】 前記負包絡線回路から生成された負包絡線信号、または前記 振幅もしくは位相が調整された負包絡線信号が、コイルおよびコンデンサから構 成される直列回路を介して、前記歪み発生回路または前記歪み発生回路の入力側までに入力される、請求項5~8のいずれかに記載の電力増幅器。

【請求項19】 前記負包絡線回路から生成された負包絡線信号、または前記振幅もしくは位相が調整された負包絡線信号が、コイルおよびコンデンサから構成される直列回路を介して、前記高周波信号または前記増幅された高周波信号に注入される、請求項2~18のいずれかに記載の電力増幅器。

【請求項20】 前記コイルに代えて抵抗が使用される、請求項18または19に記載の電力増幅器。

【請求項21】 送信信号を送信し、請求項2~20のいずれかに記載の電力 増幅器を有する送信機と、受信信号を受信する受信機とを備えた通信機器。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】

本発明は、電力増幅器、電力増幅方法、およびプリディストーション歪み補償付き電力増幅器に関し、より特定的には、主として携帯電話等の無線通信基地局で使用され、信号を増幅し、かつその際に発生する歪みを低減することができる電力増幅器、電力増幅方法およびプリディストーション歪み補償付き電力増幅器に関するものである。

[0002]

【従来の技術】

近年、無線通信機器の基地局の送信装置には、多数の信号チャンネルを一括して増幅するために高効率でかつ線形性の高い電力増幅器が求められる。電力増幅器の線形性を高めるためには、例えばプリディストーション方式などの歪み補償 回路の採用が不可欠である。

[0003]

図29に従来のプリディストーション歪み補償付き電力増幅器のブロック図を示す。601は入力端子、602は出力端子、603は電力分配器、604は遅延回路、605は歪み発生回路、606は可変減衰器、607は可変位相器、608は電力合成器、609は増幅器、610は電力分配器、611は制御部であ

る。

[0004]

上記のように構成されたプリディストーション歪み補償付き電力増幅器では、入力端子601から入力された変調キャリア信号が、電力分配器603で2分配される。2分配された一方の変調キャリア信号をもとに、歪み発生回路605が歪み信号を発生させる。この歪み信号は、可変減衰器606および可変位相器607で振幅および位相の調整を受けた後、電力合成器608に与えられる。電力分配器603で2分配された他方の変調キャリア信号は、遅延回路604で遅延された後、電力合成器608に入力される。電力合成器608がこれら歪み信号と変調キャリア信号を合成して増幅器609に入力し、増幅器609は、入力された信号を増幅して、出力端子602より出力する。

[0005]

増幅器609と出力端子602との間には、電力分配器610が設けられており、そこで増幅器609の出力信号の一部が分岐され、制御回路611に与えられる。制御部611は、電力合成器608に入力される歪み信号が、増幅器609が変調キャリア信号を増幅する際に発生する隣接チャネル漏洩歪み(以下、単に「歪み」あるいは「ACP」と呼ぶ)と同振幅かつ逆位相となるように、可変減衰器606および可変位相器607を制御する。

[0006]

上記のように、図29のプリディストーション歪み補償付き電力増幅器では、 増幅器609で変調キャリア信号を増幅する際に発生するであろう歪みと同振幅 かつ逆位相の歪み信号を発生させて、それを増幅器609へ入力しようとする変 調キャリア信号にあらかじめ付加しておく(すなわち、発生歪みと同振幅かつ逆 位相の歪み成分を増幅器に入力する)ことにより、増幅器609で発生する歪み を低減するようにしている。このような回路構成は例えば、特開2000-26 1252号公報で開示されている。

[0007]

【発明が解決しようとする課題】

しかしながら、図29に示されているような従来のプリディストーション歪み

補償付き電力増幅器では、増幅器609で発生する、低周波側に発生する隣接チャネル漏洩歪み成分(以下ACPLと記載)と、高周波側に発生する隣接チャネル漏洩歪み成分(以下ACPUと記載)のレベル差が大きい場合、歪み発生回路605で発生するACPL、ACPUの両方を、増幅器609で発生するACPL、ACPUと同振幅かつ逆位相にすることが難しくなり、結果としてACPL、ACPUの両方に対して大きな歪み抑圧量を実現するということができないという課題があった。

[0008]

本発明は上記問題点に鑑み、電力増幅器で発生するACPLとACPUのレベル差を小さくすることができる、電力増幅方法、または電力増幅器を提供することを目的とする。

[0009]

【課題を解決するための手段】

上記課題を解決するための第1の本発明は、入力信号で変調した高周波信号を 増幅する工程と、前記入力信号または前記高周波信号を利用してその包絡線が反 転された負包絡線信号を生成する工程と、前記負包絡線信号を、前記高周波信号 または前記増幅された高周波信号に注入する工程と、を備え、前記増幅された高 周波信号の歪みまたは信号レベルに関する情報に基づいて、前記注入する工程の 前に、(a)前記負包絡線信号の振幅、および(b)前記包絡線信号の位相もし くは前記高周波信号の位相を、前記歪みまたは前記信号レベルが実質上最小化さ れるように調整する電力増幅方法である。

[0010]

第2の本発明は、入力信号で変調した高周波信号を増幅するための増幅手段と、前記入力信号または前記高周波信号を利用して、その包絡線が反転された負包絡線信号を生成するための負包絡線生成手段と、前記負包絡線信号の振幅を調整するための第1の振幅調整手段と、前記高周波信号または前記負包絡線信号の位相を調整するための第1の位相調整手段と、前記増幅された高周波信号の歪みまたは信号レベルに関する情報に基づいて、前記第1の振幅調整手段および前記第1の位相調整手段に制御信号を出力する制御回路と、を備え、前記振幅または位

相が調整された負包絡線信号が、前記髙周波信号または前記増幅された髙周波信号に注入され、前記制御回路は、前記歪みまたは前記信号レベルが実質上最小となるように前記第1の振幅調整手段または前記第1の位相調整手段を制御する、電力増幅器である。

[0011]

第3の本発明は、前記増幅手段から発生する歪みを打ち消すための歪み信号を 発生させ、前記歪み信号を前記増幅手段の入力側までに注入する歪み発生回路を さらに備える、第2の本発明の電力増幅器である。

[0012]

第4の本発明は、入力信号からI信号および前記I信号に直交するQ信号を生成するベースバンド部、および前記増幅された髙周波信号をI信号およびQ信号に復調する復調部をさらに備え、前記歪み発生回路は、前記ベースバンド部で生成されたI信号およびQ信号、ならびに前記復調部から出力されたI信号およびQ信号に基づいて、前記増幅された髙周波信号において歪みが打ち消されるような歪み信号を生成する、第3の本発明の電力増幅器である。

[0013]

第5の本発明は、前記歪み発生回路は、前記振幅または位相が調整された負包 絡線信号が入力されて歪み信号を発生させる、第3の本発明の電力増幅器である

[0014]

第6の本発明は、前記負包絡線生成手段が、前記高周波を包絡線検波するための包絡線検波回路と、前記包絡線検波された信号の符号を反転させる符号反転回路と、を備え、前記包絡線検波され前記符号が反転された信号を負包絡線信号として出力する、第2~5の本発明のいずれかの電力増幅器である。

[0015]

第7の本発明は、前記負包絡線生成手段から出力される負包絡線信号が、前記 増幅手段の入力側までに注入される、第6の本発明の電力増幅器である。

[0016]

第8の本発明は、前記歪み発生回路に入力される前記振幅または位相が調整さ

れた負包絡線信号の振幅をさらに調整するための第2の振幅調整手段と、前記歪み発生回路に入力される前記振幅または位相が調整された負包絡線信号の位相をさらに調整するための第2の位相調整手段と、を有し、前記第2の振幅調整手段および前記第2の位相調整手段により、前記歪みまたは前記信号レベルが実質上最小となるように、前記歪み発生回路に入力される信号の振幅および位相がさらに調整される、第5~7の本発明のいずれかの電力増幅器である。

[0017]

第9の本発明は、入力信号から I 信号および前記 I 信号に直交する Q 信号を生成するベースバンド部をさらに備え、前記負包絡線生成手段が、前記 I 信号および前記 Q 信号から、前記負包絡線信号として $-(I^2+Q^2)^{1/2}$ を演算して出力する、第2~4の本発明のいずれかの電力増幅器である。

[0018]

第10の本発明は、前記歪み発生回路が前記ベースバンド部内に構成される、 第4の本発明の電力増幅器である。

[0019]

第11の本発明は、前記負包絡線生成手段が前記ベースバンド部内に構成される、第9または10の本発明の電力増幅器である。

[0020]

第12の本発明は、前記増幅された高周波信号の信号レベルをレベル検出する レベル検出手段をさらに有し、前記レベル検出手段により得られた前記増幅され た信号の信号レベルに関する情報に基づいて、前記制御回路により前記第1の振 幅調整手段および前記第1の位相調整手段が制御される、第2~11の本発明の いずれかの電力増幅器である。

[0021]

第13の本発明は、前記増幅された高周波信号の信号レベルをレベル検出する レベル検出手段をさらに有し、前記レベル検出手段により得られた前記増幅され た信号の信号レベルに関する情報に基づいて、前記制御回路により前記第1の振 幅調整手段、前記第1の位相調整手段、前記第2の振幅制御手段、および前記第 2の位相制御手段が制御される、第8の本発明の電力増幅器である。 [0022]

第14の本発明は、前記増幅された髙周波信号に含まれる変調周波数帯域の信号を通過させるためのローパスフィルタをさらに備え、前記レベル検出手段は、前記変調周波数帯域の信号の信号レベルを検出し、前記検出された信号レベルが最小となるように、前記第1の振幅制御手段、前記第1の位相制御手段、前記第2の振幅制御手段、および前記第2の位相制御手段が制御される、第13の本発明の電力増幅器である。

[0023]

第15の本発明は、前記増幅手段に入力される前の高周波信号の信号レベルを レベル検出するレベル検出手段をさらに有し、前記レベル検出された信号に基づ き、前記第1の振幅制御手段、および前記第1の位相制御手段が制御される、第 2~11の本発明のいずれかの電力増幅器である。

[0024]

第16の本発明は、前記増幅手段に入力される前の高周波信号の信号レベルを レベル検出するレベル検出手段をさらに有し、前記レベル検出された信号に基づ き、前記第1の振幅制御手段、前記第1の位相制御手段、前記第2の振幅制御手 段、および前記第2の位相制御手段が制御される、第8の本発明の電力増幅器で ある。

[0025]

第17の本発明は、前記入力信号の信号レベル、または前記電力増幅器から出力される信号の信号レベルに関する情報に基づいて、前記第2の振幅調整手段および前記第2の位相調整手段が制御される、第8の本発明の電力増幅器である。

[0026]

第18の本発明は、前記負包絡線回路から生成された負包絡線信号、または前 記振幅もしくは位相が調整された負包絡線信号が、コイルおよびコンデンサから 構成される直列回路を介して、前記歪み発生回路または前記歪み発生回路の入力 側までに入力される、第5~8のいずれかの本発明の電力増幅器である。

[0027]

第19の本発明は、前記負包絡線回路から生成された負包絡線信号、または前

9

記振幅もしくは位相が調整された負包絡線信号が、コイルおよびコンデンサから 構成される直列回路を介して、前記高周波信号または前記増幅された高周波信号 に注入される、第2~18の本発明のいずれかの電力増幅器である。

[0028]

第20の本発明は、前記コイルに代えて抵抗が使用される、第18または19 の本発明の電力増幅器である。

[0029]

第21の本発明は、送信信号を送信し、第2~20の本発明のいずれかの電力 増幅器を有する送信機と、受信信号を受信する受信機とを備えた通信機器である

[0030]

【発明の実施の形態】

以下、本発明の実施の形態について、図面を参照しながら説明する。なお全ての実施の形態および全ての図面において、同様の構成要素に対しては、同一の符号を付与する。以下で、第1~第7の実施の形態について説明する。

[0031]

(第1の実施の形態)

図1は本発明の第1の実施の形態における電力増幅器のブロック図である。図1において、本電力増幅器は、入力端子101、出力端子102、ベースバンド部103、デジタルーアナログ(以下D/A)変換器104、109、直交変調器105、本発明の増幅手段の一例である増幅器106、電力分配器107、本発明の負包絡線生成手段の一例である負包絡線生成回路108、本発明の第1の位相調整手段の一例である可変遅延回路110、本発明の第1の振幅調整手段の一例である利得可変増幅器111、低域通過フィルタ112、本発明のレベル検出手段の一例である信号レベル検波器113、制御回路114、局部発振器115を備えている。利得可変増幅器111には、例えばバイポーラトランジスタなどのトランジスタが用いられる。制御回路114は、例えばROMなどのメモリ(記憶装置)により構成される。

[0032]

図1において、入力端子101はベースバンド部103の入力に接続され、そこから2つの出力が出力される。ここでは一方をI出力、他方をQ出力とする。 I出力、Q出力はともにD/A変換器104に入力され、その2端子出力は直交変調器105の入力に接続される。また局部発振器115の出力端子も直交変調器に接続される。直交変調器105の出力は増幅器106の入力に接続され、その出力は電力分配器107を介して出力端子102に接続される。

[0033]

ベースバンド部103のI出力、Q出力は同時に負包絡線生成回路108にも入力され、その出力はD/A変換器109、可変遅延回路110、利得可変増幅器111、低域通過フィルタ112を介して、増幅器106の出力端子に接続される。

[0034]

電力分配器107の出力の他端は、信号レベル検波器113の入力に接続され、その出力は制御回路114を介して可変遅延回路110、利得可変増幅器11 1の制御端子に入力される。

[0035]

次に増幅器106の回路構成を図2に示す。図2において本増幅器は、入力端子201、入力側整合回路214、トランジスタ216、出力側整合回路226、出力端子202、入力側電源供給端子208、入力側電源供給回路215、出力側電源供給端子220、出力側電源供給回路227、負包絡線注入端子223、負包絡線注入回路228を備えている。

[0036]

入力端子201は入力側整合回路214に接続され、その出力はトランジスタ216の入力に接続される。トランジスタ216の出力は出力側整合回路226に接続され、その出力は出力端子202に接続される。また入力側電源供給回路215の一端はトランジスタ216の入力に接続され、他端は入力側電源供給端子208に接続される。同様に出力側電源供給回路227の一端はトランジスタ216の出力に接続され、他端は出力側電源供給端子220に接続される。また負包絡線注入端子223は、負包絡線注入回路228を介してトランジスタ21

6の出力に接続される。

[0037]

図2に示すように入力側整合回路214は、コンデンサ203、205、207、伝送線路204、抵抗206で構成され、出力側整合回路226はコンデンサ217、219、伝送線路218で構成される。また入力側電源供給回路215は、コイル209、210、コンデンサ211、213、抵抗212で構成され、出力側電源供給回路227はコイル221、コンデンサ222で構成される。また負包絡線注入回路228はコンデンサ224、コイル225で構成される。

[0038]

このように構成された本実施の形態における電力増幅器の動作を図1を用いて説明する。入力端子101には音声、データなどのデジタルデータが入力され、これがベースバンド部103で直交信号であるI信号とQ信号に変換される。このI信号、Q信号はD/A変換器104でアナログのI信号、Q信号に変換される。このアナログIQ信号は局部発振器115を用いて直交変調器105で直交変調され、これが増幅器106の入力端子に入力される。

[0039]

一方、ベースバンド部103で生成された I Q信号は、負包絡線生成回路108にも入力される。ここで演算 $-(I^2+Q^2)^{1/2}$ で演算された値による信号が出力される。この信号はD/A変換器 109でアナログ信号に変換され、可変遅延回路 110で遅延時間を調整され、利得可変増幅器 111で信号レベルを調整され、低域通過フィルタ 112でスプリアス成分が除去される。これらの処理が行われた信号が、増幅器 106の出力端子に注入される。

[0040]

本実施の形態では、増幅器106に入力される信号の負の包絡線成分が負包絡線生成回路108で生成され、本発明の包絡線信号の一例である、この負の包絡線成分が増幅器106の出力端子に注入される。この負の包絡線成分の有無、およびこの負の包絡線成分が増幅器106の出力端子に注入されるときの振幅、位相により増幅器106で発生する歪み特性が変化する。増幅器106に広帯域変

調信号で変調されたキャリア信号が入力された場合に、増幅器106で発生する 歪み成分の周波数スペクトラムを図3に示す。図3でfcはキャリア周波数、fmは変調周波数の最高の周波数を表す。例えば負の包絡線成分を増幅器106に 注入しない場合は、増幅器106で発生するACP成分は、図3(a)に示すようにACPLとACPUで約3dBの差が発生する(U1-L1)。また、低周 波帯域である変調周波数帯域(DC〜周波数fm)にも歪み成分が発生する。しかし、本実施の形態のように負の包絡線成分の注入レベル(すなわち振幅)および注入経路遅延(すなわち位相)を、利得可変増幅器111および可変遅延回路 110によって調整し、増幅器106で発生する変調周波数帯域歪み成分と同レベルになるようにし(すなわち振幅を調整し)、注入経路の遅延時間を調整して(すなわち位相を調整して)注入することによって、図3(b)に示すように、増幅器106で発生する変調周波数帯域歪み成分を低減できる。また、それと同時に、増幅器106で発生する不PLとACPUはほぼレベルが等しくなる(L2=U2)。さらにACPの絶対レベルも、負の包絡線成分注入なしの場合に比べて約8dB低減させることができる(U2-U1)。

[0041]

本実施の形態では、負の包絡線成分が図2に示す負包絡線注入回路228を介して増幅器106に注入されているが、この負包絡線注入回路228中のコイル225は、変調周波数帯域に対しては十分インピーダンスが低く、高周波信号周波数に対しては十分インピーダンスが高いものを用いている。このようにすることで、高周波信号周波数に対してほとんど影響を与えずにかつ効果的に負の包絡線成分を注入することができる。またコンデンサ224は、バイアス電流が負包絡線注入回路228に流れ込むのを防ぐ役割を果たしている。

[0042]

増幅器106で増幅された出力信号は電力分配器107で2分配され、一方の 出力信号は出力端子102に出力される。また電力分配器107の他方の出力信 号は、信号レベル検波器113でレベル検波され、その検波された信号が制御回 路114に入力される。この検波された信号は、本発明の増幅された高周波信号 の歪みまたは信号レベルに関する情報の一例に対応する。制御回路114からは 、その入力レベルに応じた制御電圧が出力され、その制御電圧は可変遅延回路1 10、利得可変増幅器111の制御端子に入力され、可変遅延回路110の遅延 時間、および利得可変増幅器111の利得を制御する。このようにすることで、 増幅器106の動作点(出力電力レベル)が変化した場合でも、その変化に応じ て、増幅器106の出力端子に注入する負の包絡線成分のレベルと遅延時間が最 適になるように制御することができる。

[0043]

このように本実施の形態の構成とすることで、信号帯域の両側に発生する歪み 成分のレベル差を小さくすることができる。

[0044]

また本実施の形態のように、デジタルのIQ信号を用いて入力信号の負の包絡 線成分を生成する構成とすることにより、低周波数帯域での信号処理で負の包絡 線成分を生成できるため、高い精度で負の包絡線成分を生成でき、また回路構成 や制御も容易になる。

[0045]

なお本実施の形態では変調信号が1波の場合を例にとって説明したが、変調信号が複数波の場合でも同様の動作をし、同様の効果が得られる。

[0046]

なお本実施の形態の増幅器 1 0 6 には図 2 に示す回路を用いたが、これを図 4 に示すような、コンデンサ 2 2 4 と抵抗 2 2 9 を介して負の包絡線成分を注入する構成とすることも可能である。その場合抵抗 2 2 9 には、負荷インピーダンスに対してある程度高い抵抗値のものを用いることが望ましい。

[0047]

なお本実施の形態では利得可変増幅器 1 1 1 を用いたが、負包絡線生成回路 1 0 8 からの出力レベルが増幅器 1 0 6 への所望注入レベルに足りているときは、図 5 に示すように利得可変増幅器の代わりに、本発明の第 1 の振幅調整手段の一例として可変減衰器 1 1 6 を用いることも可能である。その場合も本実施の形態と同様の効果が得られる。

[0048]

なお本実施の形態では可変遅延回路 1 1 0 を用いたが、その代わりに可変位相器を用いることも可能である。その場合も本実施の形態と同様の効果が得られる

[0049]

なお本実施の形態では可変遅延回路110、利得可変増幅器111、低域通過フィルタ112はこの順に配置したが、これの順序はどのようにすることも可能である。また、今回は可変遅延回路110を負の包絡線成分を伝送する経路に挿入したが、場合によってはこれをベースバンド部103から増幅器106の間の経路に挿入する方がよい場合もある。

[0050]

なお本実施の形態では低域通過フィルタ112を用いたが、スプリアス帯域の 信号レベルが十分低いときは省略することも可能である。

[0051]

なお本実施の形態では、出力電力レベルを信号レベル検波器113で検出する ことによって、そのレベルに応じて可変遅延回路110および利得可変増幅器1 11(図5の構成の場合だと可変減衰器116)を制御しているが、次のような 方法で可変遅延回路110および利得可変増幅器111(図5の構成の場合だと 可変減衰器116)を制御することも可能である。図6の構成では、電力分配器 107で2分配した他方の出力を低域通過フィルタ117を介して信号レベル検 波器113に接続している。このようにすることで、増幅器106の出力信号の うち変調周波数帯域(低周波帯域)の歪み成分のみを抽出し、そのレベルを検出 することができる。この検出したレベルに応じて制御回路114で制御電圧が出 力され、この制御電圧により可変遅延回路110および利得可変増幅器111(図5の構成の場合だと可変減衰器116)を制御することができる。具体的には 、検出されるレベルが最小となるように制御電圧が決定される。またそれ以外に も図7に示すように、出力電力レベル、あるいは利得可変増幅器119の利得に 関する情報をあらかじめ制御信号端子118から入手し、その情報を用いて制御 回路114で制御電圧を発生させ、可変遅延回路110、利得可変増幅器111 を制御することも可能である。その場合、増幅器106の出力に接続されている

電力分配器 107は不要になるので、増幅器 106の出力回路の損失を低減できる。

[0052]

(第2の実施の形態)

図8は、本発明の第2の実施の形態における電力増幅器のブロック図である。 図8において第1の実施の形態と同じ構成要素には図1と同一の符号を付与して いる。以下には第1の実施の形態と異なる箇所だけを説明する。

[0053]

第1の実施の形態では、ベースバンド部103で発生させたデジタルのIQ信号を負包絡線生成回路108に入力することで、負の包絡線成分を生成していたが、本実施の形態では負包絡線生成回路、およびD/A変換器の機能もベースバンド部103に含めている点が異なっており、それ以外の構成は第1の実施の形態と同様である。

[0054]

本実施の形態の動作原理は第1の実施の形態の動作と同じであり、その結果、第1の実施の形態の場合と同様の効果が得られる。さらに1パッケージのベースバンド部103に上記した複数機能を含めることで、第1の実施の形態の場合よりも小型化を図ることができる。

[0055]

なお本実施の形態の場合も第1の実施の形態の場合と同様、変調信号が1波でも複数波の場合でも、高周波信号帯域の両側に発生する歪み成分のレベル差を小さくすることができる。

[0056]

なお本実施の形態でも第1の実施の形態の場合と同様、利得可変増幅器111を用いたが、負包絡線生成回路108からの出力レベルが増幅器106への所望注入レベルに足りているときは、第1の実施の形態で図5に示したのと同様に利得可変増幅器の代わりに可変減衰器116を用いることも可能である。その場合も本実施の形態と同様の効果が得られる。

[0057]

なお本実施の形態でも第1の実施の形態の場合と同様、可変遅延回路110を 用いたが、その代わりに可変位相器を用いることも可能である。その場合も本実 施の形態と同様の効果が得られる。

[0058]

なお本実施の形態でも第1の実施の形態の場合と同様、可変遅延回路110、利得可変増幅器111、低域通過フィルタ112はこの順に配置したが、これの順序はどのようにすることも可能である。また、今回は可変遅延回路110を負の包絡線成分を伝送する経路に挿入したが、場合によってはこれをベースバンド部103から増幅器106の間の経路に挿入する方がよい場合もある。その場合でも同様の効果が得られる。

[0059]

なお本実施の形態では低域通過フィルタ112を用いたが、スプリアス帯域の 信号レベルが十分低いときは省略することも可能である。

[0060]

なお本実施の形態では、出力電力レベルを信号レベル検波器113で検出することによって、そのレベルに応じて可変遅延回路110および利得可変増幅器111(図5の構成の場合だと可変減衰器116)を制御しているが、これを第1の実施の形態で図6、図7を用いて説明したのと同様の制御を行う構成にすることも可能である。

[0061]

(第3の実施の形態)

図9は、本発明の第3の実施の形態における電力増幅器のブロック図である。 図9において、121は電力分配器、122は包絡線検波器、123は符号反転 回路であり、それ以外の第1の実施の形態と同じ構成要素には図1と同一の符号 を付与している。包絡線検波器122および符号反転回路123は、本発明の負 包絡線生成手段の別の構成例として対応する。第1の実施の形態と同様、増幅器 106には例えば図2に示す回路を用い、利得可変増幅器111には、例えばバイポーラトランジスタなどのトランジスタを用いる。制御回路114は、例えば ROMなどのメモリ(記憶装置)により構成される。 [0062]

図9において、入力端子101は電力分配器121の入力に接続され、その出力の一端は増幅器106の入力に接続される。その出力は電力分配器107を介して出力端子102に接続される。一方、電力分配器121の出力の他端は、包絡線検波器122の入力に接続され、その出力は符号反転回路123、可変遅延回路110、利得可変増幅器111、低域通過フィルタ112を介して、増幅器106の出力端子に接続される。

[0063]

電力分配器107の出力の他端は、信号レベル検波器113の入力に接続され、その出力は制御回路114を介して可変遅延回路110、利得可変増幅器11 1の制御端子に入力される。

[0064]

このように構成された本実施の形態における電力増幅器の動作を説明する。本 実施の形態の入力端子101には、ベースバンドデータにより変調された高周波信号が入力される。それが電力分配器121で2分配され、一方は増幅器106に入力される。電力分配器121の分配出力の他方は、包絡線検波器122に入力され、ここで入力信号の包絡線成分が抽出される。この包絡線成分の符号を符号反転回路123で反転させて、可変遅延回路110、利得可変増幅器111でその遅延時間、レベルを調整され、低域通過フィルタ112でスプリアス成分が除去される。これらの処理が行われた信号が、増幅器106の出力端子に注入される。あとの動作は、第1の実施の形態と同様である。このように、第1の実施の形態ではデジタルIQ信号を用いて負の包絡線成分を生成しているのに対し、本実施の形態では、変調された高周波信号から負の包絡線成分を生成している点が、第1の実施の形態と異なる点である。

[0065]

このように本実施の形態の構成とすることで、第1の実施の形態と同様の効果が得られる回路を、髙周波回路部分だけで構成することができ、第1の実施の形態に比べて回路構成の簡単化、小型化を図ることができる。

[0066]

なお本実施の形態の場合も第1の実施の形態の場合と同様、変調信号が1波でも複数波の場合でも、信号帯域の両側に発生する歪み成分のレベル差を小さくすることができる。

[0067]

なお本実施の形態では利得可変増幅器 1 1 1 を用いたが、負包絡線生成回路 1 0 8 からの出力レベルが増幅器 1 0 6 への所望注入レベルに足りているときは、第 1 の実施の形態の場合と同様、図 5 に示すように利得可変増幅器の代わりに可変減衰器 1 1 6 を用いることも可能である。その場合も本実施の形態と同様の効果が得られる。

[0068]

なお本実施の形態でも第1の実施の形態の場合と同様、可変遅延回路110を 用いたが、その代わりに可変位相器を用いることも可能である。その場合も本実 施の形態と同様の効果が得られる。

[0069]

なお本実施の形態でも第1の実施の形態の場合と同様、可変遅延回路110、利得可変増幅器111、低域通過フィルタ112はこの順に配置したが、これの順序はどのようにすることも可能である。また、今回は可変遅延回路110を負の包絡線成分を伝送する経路に挿入したが、場合によってはこれを電力分配器121と増幅器106の間の経路に挿入する方がよい場合もある。その場合でも同様の効果が得られる。

[0070]

なお本実施の形態では低域通過フィルタ112を用いたが、スプリアス帯域の 信号レベルが十分低いときは省略することも可能である。

[0071]

なお本実施の形態では、出力電力レベルを信号レベル検波器 1 1 3 で検出することによって、そのレベルに応じて可変遅延回路 1 1 0 および利得可変増幅器 1 1 1 (図 5 の構成の場合だと可変減衰器 1 1 6)を制御しているが、これを第 1 の実施の形態で図 6、図 7 を用いて説明したのと同様の制御を行う構成にすることも可能である。さらには、図 1 0 に示すような、包絡線検波器 1 2 2 の出力の

一部を制御回路114に入力し、そこでそのレベルに応じた制御電圧を発生させ、それを用いて可変遅延回路110および利得可変増幅器111(図5の構成の場合だと可変減衰器116)を制御することも可能である。すなわち、包絡線検波回路122が増幅器106に入力される前の高周波信号の信号レベルを検出し、検出された信号に基づき、可変遅延回路110および利得可変増幅器111等を制御することも可能である。その場合も増幅器106の出力に接続されている電力分配器107は不要になるので、増幅器106の出力回路の損失を低減できる。

[0072]

(第4の実施の形態)

図11は、本発明の第4の実施の形態における電力増幅器のブロック図である。図11において、第1の実施の形態と同じ構成要素には図1と同一の符号を付与している。以下には第1の実施の形態と異なる箇所だけを説明する。

[0073]

第1の実施の形態では、低域通過フィルタ112の出力端子が増幅器106の 出力端子に接続されていたが、本実施の形態では、低域通過フィルタ112の出 力端子が増幅器106の入力端子に接続されており、負包絡線生成回路108で 生成された負の包絡線成分が増幅器106の入力端子に注入される構成になって いる。すなわち、振幅または位相が調整された負の包絡線信号が、増幅される前 の高周波信号に注入される構成である。

[0074]

このように本実施の形態の構成にすることで、第1の実施の形態と同様の効果を得るのに、注入する負の包絡線成分のレベルを小さくすることができ、第1の 実施の形態に比べて低消費電力化を図ることができる。

[0075]

なお本実施の形態の場合も第1の実施の形態の場合と同様、変調信号が1波でも複数波の場合でも、信号帯域の両側に発生する歪み成分のレベル差を小さくすることができる。

[0076]

なお本実施の形態でも第1の実施の形態の場合と同様、利得可変増幅器111 を用いたが、負包絡線生成回路108からの出力レベルが増幅器106への所望 注入レベルに足りているときは、第1の実施の形態の場合と同様、図5に示すよ うに利得可変増幅器の代わりに可変減衰器116を用いることも可能である。そ の場合も本実施の形態と同様の効果が得られる。

[0077]

なお本実施の形態でも第1の実施の形態の場合と同様、可変遅延回路110を 用いたが、その代わりに可変位相器を用いることも可能である。その場合も本実 施の形態と同様の効果が得られる。

[0078]

なお本実施の形態でも第1の実施の形態の場合と同様、可変遅延回路110、利得可変増幅器111、低域通過フィルタ112はこの順に配置したが、これの順序はどのようにすることも可能である。また、今回は可変遅延回路110を負の包絡線成分を伝送する経路に挿入したが、場合によってはこれをベースバンド部103から増幅器106の間の経路に挿入する方がよい場合もある。その場合でも同様の効果が得られる。

[0079]

なお本実施の形態では低域通過フィルタ112を用いたが、スプリアス帯域の 信号レベルが十分低いときは省略することも可能である。

[0080]

なお本実施の形態では、出力電力レベルを信号レベル検波器 1 1 3 で検出することによって、そのレベルに応じて可変遅延回路 1 1 0 および利得可変増幅器 1 1 1 (図 5 の構成の場合だと可変減衰器 1 1 6)を制御しているが、これを第 1 の実施の形態で図 6、図 7 を用いて説明したのと同様の制御を行う構成にすることも可能である。

[0081]

(第5の実施の形態)

図12は、本発明の第5の実施の形態における電力増幅器のブロック図である。図12において、第2の実施の形態と同じ構成要素には図8と同一の符号を付

与している。以下には第2の実施の形態と異なる箇所だけを説明する。

[0082]

第2の実施の形態では、低域通過フィルタ112の出力端子が増幅器106の 出力端子に接続されていたが、本実施の形態では、低域通過フィルタ112の出 力端子が増幅器106の入力端子に接続されており、ベースバンド部103で生 成された負の包絡線成分が増幅器106の入力端子に注入される構成になってい る。

[0083]

このように本実施の形態の構成にすることで、第2の実施の形態と同様の効果を得るのに、注入する負の包絡線成分のレベルを小さくすることができ、第2の実施の形態に比べて低消費電力化を図ることができる。

[0084]

なお本実施の形態の場合も第2の実施の形態の場合と同様、変調信号が1波でも複数波の場合でも、信号帯域の両側に発生する歪み成分のレベル差を小さくすることができる。

[0085]

なお本実施の形態でも第2の実施の形態の場合と同様、利得可変増幅器111 を用いたが、ベースバンド部103からの負の包絡線成分の出力レベルが増幅器 106への所望注入レベルに足りているときは、第2の実施の形態の場合と同様 、図5に示すように利得可変増幅器の代わりに可変減衰器116を用いることも 可能である。その場合も本実施の形態と同様の効果が得られる。

[0086]

なお本実施の形態でも第2の実施の形態の場合と同様、可変遅延回路110を 用いたが、その代わりに可変位相器を用いることも可能である。その場合も本実 施の形態と同様の効果が得られる。

[0087]

なお本実施の形態でも第2の実施の形態の場合と同様、可変遅延回路110、 利得可変増幅器111、低域通過フィルタ112はこの順に配置したが、これの 順序はどのようにすることも可能である。また、今回は可変遅延回路110を負 の包絡線成分を伝送する経路に挿入したが、場合によってはこれをベースバンド部103から増幅器106の間の経路に挿入する方がよい場合もある。その場合でも同様の効果が得られる。

[0088]

なお本実施の形態では低域通過フィルタ112を用いたが、スプリアス帯域の 信号レベルが十分低いときは省略することも可能である。

[0089]

なお本実施の形態では、出力電力レベルを信号レベル検波器113で検出することによって、そのレベルに応じて可変遅延回路110および利得可変増幅器111(図5の構成の場合だと可変減衰器116)を制御しているが、これを第1の実施の形態で図6、図7を用いて説明したのと同様の制御を行う構成にすることも可能である。

[0090]

(第6の実施の形態)

図13は、本発明の第6の実施の形態における電力増幅器のブロック図である。図13において、第3の実施の形態と同じ構成要素には図9と同一の符号を付与している。以下には第3の実施の形態と異なる箇所だけを説明する。

[0091]

第3の実施の形態では、低域通過フィルタ112の出力端子が増幅器106の 出力端子に接続されていたが、本実施の形態では、低域通過フィルタ112の出 力端子が増幅器106の入力端子に接続されており、包絡線検波器122と符号 反転回路123で生成された負の包絡線成分が増幅器106の入力端子に注入される構成になっている。

[0092]

このように本実施の形態の構成にすることで、第3の実施の形態と同様の効果を得るのに、注入する負の包絡線成分のレベルを小さくすることができ、第3の 実施の形態に比べて低消費電力化を図ることができる。

[0093]

なお本実施の形態の場合も第3の実施の形態の場合と同様、変調信号が1波で

も複数波の場合でも、信号帯域の両側に発生する歪み成分のレベル差を小さくす ることができる。

[0094]

なお本実施の形態でも第3の実施の形態の場合と同様、利得可変増幅器111 を用いたが、符号反転回路123からの負の包絡線成分の出力レベルが増幅器1 06への所望注入レベルに足りているときは、第3の実施の形態の場合と同様、 図5に示すように利得可変増幅器の代わりに可変減衰器116を用いることも可能である。その場合も本実施の形態と同様の効果が得られる。

[0095]

なお本実施の形態でも第3の実施の形態の場合と同様、可変遅延回路110を 用いたが、その代わりに可変位相器を用いることも可能である。その場合も本実 施の形態と同様の効果が得られる。

[0096]

なお本実施の形態でも第3の実施の形態の場合と同様、可変遅延回路110、利得可変増幅器111、低域通過フィルタ112はこの順に配置したが、これの順序はどのようにすることも可能である。また、今回は可変遅延回路110を負の包絡線成分を伝送する経路に挿入したが、場合によってはこれを電力分配器121と増幅器106の間の経路に挿入する方がよい場合もある。その場合でも同様の効果が得られる。

[0097]

なお本実施の形態では低域通過フィルタ112を用いたが、スプリアス帯域の 信号レベルが十分低いときは省略することも可能である。

[0098]

なお本実施の形態では、出力電力レベルを信号レベル検波器113で検出することによって、そのレベルに応じて可変遅延回路110および利得可変増幅器111(図5の構成の場合だと可変減衰器116)を制御しているが、これを第3の実施の形態で図6、図7、図10を用いて説明したのと同様の制御を行う構成にすることも可能である。

[0099]

(第7の実施の形態)

図14は、本発明の第7の実施の形態におけるプリディストーション歪み補償付き電力増幅器のブロック図である。図14において、第1の実施の形態と同じ構成要素には図1と同一の符号を付与している。以下には第1の実施の形態と異なる箇所だけを説明する。

[0100]

本実施の形態では直交変調器105と増幅器106の間に歪み発生回路131が挿入された構成になっている。そして負包絡線生成回路108の出力がD/A変換器109、可変遅延回路110、利得可変増幅器111、低域通過フィルタ112を介して電力分配器132の入力に接続される。電力分配器132の出力の一端は増幅器106の出力端子に接続され、電力分配器132の出力の他端は、本発明の第2の振幅調整手段の一例である可変減衰器133、本発明の第2の位相調整手段の一例である可変遅延回路134を介して歪み発生回路131に接続されている。それ以外の構成要素は第1の実施の形態と同じである。すなわち、本実施の形態の電力増幅器は、実施の形態1に記載の電力増幅器に、歪み発生回路131、可変減衰器110、利得可変増幅器111等による、プリディストーション歪み補償機能が付加されたものである。

[0101]

ここで、本実施の形態における歪み発生回路 1 3 1 の構成を図 1 5 を用いて説明する。

[0102]

図15は歪み発生回路131のブロック図である。図15の歪み発生回路は、 入力端子141、出力端子142、電力分配器143、145、153、遅延回路144、146、歪み発生素子147、可変減衰器148、151、可変位相器149、152、電力合成器150、154、信号レベル検波器155、制御回路156、制御端子157を備えている。歪み発生素子147には、例えば電界効果型トランジスタ(FET)などのトランジスタを用いる。

[0103]

図15において、入力端子141は電力分配器143の入力に接続され、その

出力の一端は遅延回路144を介して電力合成器154の入力の一端に接続される。一方、電力分配器143の出力の他端は、電力分配器145の入力に接続され、その出力の一端は遅延回路146を介して電力合成器150の入力の一端に接続される。一方、電力分配器145の出力の他端は、歪み発生素子147の入力に接続される。歪み発生素子147の出力は、可変減衰器148、可変位相器149を介して電力合成器150の入力の他端に接続される。

[0104]

電力合成器 150の出力は、可変減衰器 151、可変位相器 152を介して電力分配器 153の入力に接続される。電力分配器 153の出力の一端は電力合成器 154の入力の他端に接続される。電力合成器 154の出力は出力端子 142に接続される。一方、電力分配器 153の出力の他端は信号レベル検波器 155の入力に接続され、その出力は制御回路 156を介して可変減衰器 148、可変位相器 149の制御端子に入力される。また制御端子 157には図 14に示す可変遅延回路 134からの信号が入力される。

[0105]

このように構成された、本実施の形態におけるプリディストーション歪み補償付き電力増幅器の動作を説明する。本実施の形態も、入力信号の条件は第1の実施の形態と同様のものを考える。

[0106]

図16(a)は本実施の形態の増幅器106単体部分の動作を表す図である。 第1の実施の形態と同様、負の包絡線成分を出力端子に注入した増幅器106に、図16(a)に示すような変調がかけられた信号を入力すると、出力に現れる ACPLとACPUのレベル差はほとんどなくなる(L3=U3)。

[0107]

一方、図16(b)は本実施の形態の動作を表す図である。本実施の形態においては歪み発生回路131で歪み成分を発生させるので、増幅器106への入力信号のスペクトラムは図16(b)に示すように、信号成分と歪み成分が含まれたものになる。ここで、歪み発生回路131中の歪み発生素子147の出力端子にも負包絡線生成回路108で生成された負の包絡線成分が注入されているので

、図16(b)に示すように、歪み発生回路131で発生するACPLとACPUのレベル差もほとんどなくなる(L4=U4)。

[0108]

その結果、歪み発生回路131で発生する歪み、および増幅器106で発生する歪みとも、ACPLとACPUのレベル差がほとんどなくなるので、増幅器106へ入力する歪み成分を、増幅器106で発生する歪み成分と同振幅、逆位相とすることにより、図16(b)に示すように第1の実施の形態の場合に比べてさらに10dB以上大きな歪み抑圧を得ることができる(U5-U3)。

[0109]

このように、増幅器にプリディストーション歪み補償回路を接続することにより、増幅器単体の場合と比べて18dB以上の大きな歪み抑圧を実現することができ、増幅器全体の電力効率も2倍以上に向上させることができる。

[0110]

増幅器106で増幅された出力信号は電力分配器107で2分配され、その一方の出力信号は信号レベル検波器113でレベル検波され、その検波された信号が制御回路114に入力される。制御回路114からは、その入力レベルに応じた制御電圧が出力され、その制御電圧は可変遅延回路110、134、利得可変増幅器111、可変減衰器133の制御端子に入力され、可変遅延回路110、134の遅延時間、利得可変増幅器111の利得、および可変減衰器133の減衰量を制御する。このようにすることで、増幅器106の動作点(出力電力レベル)が変化した場合でも、その変化に応じて、増幅器106の出力端子、および歪み発生回路131中の歪み発生素子147の出力端子に注入する負の包絡線成分のレベルと遅延時間が最適になるように制御することができる。

[0111]

なお本実施の形態では、歪み発生回路として図15の構成のものを用いたが、これを例えば図17に示すような他の構成を用いることも可能である。図17は 歪み発生回路131の他の実施の形態の一例であり、入力端子161から入力し た信号に対して、ダイオード167で歪みを発生させ、それを出力端子162か ら取り出す回路である。164は電源供給端子であり、ダイオード167にバイ アスを与えている。170は制御端子であり、ここには図14に示す可変遅延回路134からの信号(増幅器106への入力信号の負の包絡線成分)が入力される。このような構成の歪み発生回路を用いても、本実施の形態と同様の効果が得られる。

[0112]

なお本実施の形態では、第1の実施の形態のブロック構成を基本として、そこに歪み発生回路131を挿入する構成としたが、これを図18~図19に示すような、第2あるいは第3の実施の形態の構成に歪み発生回路131を挿入することも可能である。

[0113]

なお本実施の形態では、負の包絡線成分を歪み発生素子147および増幅器106の出力端子に注入する構成としたが、これをどちらか一方、あるいは両方ともをそれぞれの入力端子に注入することも可能である。これは上記した図18~図19のブロック構成に対してもあてはめることができる。

[0114]

なお本実施の形態では、負の包絡線成分を歪み発生素子147および増幅器106の両方の出力端子に注入する構成としたが、これをいずれか一方のみに入力する構成とすることも可能である。例えば、増幅器106で発生するACPLとACPUにはレベル差が出るが、歪み発生回路131で発生するACPLとACPUにはほとんどレベル差が発生しない場合、負の包絡線成分を増幅器106のみに入力する構成とすることも可能である。その場合も、本実施の形態と同様の効果が得られる。

[0115]

なお本実施の形態では変調信号が1波の場合を例にとって説明したが、変調信号が複数波の場合でも同様の動作をし、同様の効果が得られる。

[0116]

なお本実施の形態でもこれまでの実施の形態の場合と同様、利得可変増幅器 1 1 1 を用いたが、負包絡線生成回路 1 0 8 からの負の包絡線成分の出力レベルが 増幅器 1 0 6 への所望注入レベルに足りているときは、利得可変増幅器 1 1 1 の

代わりに可変減衰器を用いることも可能である。その場合も本実施の形態と同様 の効果が得られる。

[0117]

なお本実施の形態でもこれまでの実施の形態の場合と同様、可変遅延回路 1 1 0、134を用いたが、その代わりにいずれか一方、あるいは両方ともに可変位相器を用いることも可能である。その場合も本実施の形態と同様の効果が得られる。

[0118]

なお本実施の形態でもこれまでの実施の形態の場合と同様、可変遅延回路11 0、利得可変増幅器111、低域通過フィルタ112はこの順に配置したが、これの順序はどのようにすることも可能である。同様に可変減衰器133、可変遅延回路134の順序も、この順である必要はない。また、今回は可変遅延回路110を負の包絡線成分を伝送する経路に挿入したが、場合によってはこれを電力分配器121と増幅器106の間の経路に挿入する方がよい場合もある。その場合でも同様の効果が得られる。

[0119]

なお本実施の形態では低域通過フィルタ112を用いたが、スプリアス帯域の 信号レベルが十分低いときは省略することも可能である。

[0120]

なお本実施の形態では、出力電力レベルを信号レベル検波器 1 1 3 で検出することによって、そのレベルに応じて可変遅延回路 1 1 0、利得可変増幅器 1 1 1 (あるいは可変減衰器) および可変遅延回路 1 3 4、可変減衰器 1 3 3 を制御しているが、これを第 1 および第 3 の実施の形態で説明したように、図 2 0 に示す低域通過フィルタ 1 1 7 により出力信号の低周波成分を検出してそれを用いて制御する構成、図 2 1 に示す出力電力レベルあるいは利得可変増幅器 1 1 9 の利得に関する情報をあらかじめ制御信号端子 1 1 8 から入手しそれを用いて制御する構成、あるいは図 2 2 に示す包絡線検波器 1 2 2 の出力の一部を用いて制御する構成とすることも可能である。その場合、それらの回路の動作原理は、第 1 および第 3 の実施の形態で説明した、図 6、図 7、図 1 0 と同じである。

[0121]

(第8の実施の形態)

図23は、本発明の第8の実施の形態におけるプリディストーション歪み補償付き電力増幅器のブロック図である。図23において、第7の実施の形態と同じ構成要素には図14と同一の符号を付与している。以下には第7の実施の形態と異なる箇所だけを説明する。

[0122]

第7の実施の形態では、直交変調器105で直交変調をかけた信号を用いて歪み発生回路131で歪み信号を発生させてそれを増幅器106に入力していたが、本実施の形態ではベースバンド部103の出力に、本発明の歪み発生回路の一例であるベースバンド歪み発生回路181が接続されている点、および電力分配器107から得られる増幅された髙周波信号をI信号およびQ信号に復調するための本発明の復調部の一例である復調器182を有する点が第7の実施の形態とは異なる。

[0123]

このように構成された本実施の形態におけるプリディストーション歪み補償付き電力増幅器の動作を説明する。本実施の形態も、入力信号の条件は第1の実施の形態と同様のものを考える。

[0124]

入力端子101に入力されたデジタルデータに従ってベースバンド部103で I Q信号が生成される。その一方はベースバンド歪み発生回路181に入力され、他方は負包絡線生成回路108に入力される。負包絡線生成回路に入力された 信号は、以降は第7の実施の形態で説明したのと同様の動作を示す。

[0125]

一方、ベースバンド歪み発生回路181に入力されたIQ信号は、直交変調器105で高周波信号に変換される際に歪みを発生するよう、変換を受ける。つまりベースバンド歪み発生回路181は、増幅器106で信号が増幅される際に発生する歪み成分を打ち消すための歪み信号が増幅器106への入力信号に含まれるように、入力されたIQ信号を変換する。すなわち、歪み発生回路181は、

ベースバンド部103で生成された I 信号および Q 信号、ならびに復調器182から出力された I 信号および Q 信号に基づいて、増幅器106により増幅された 高周波信号において歪みが打ち消されるような歪み信号を生成する。ここで、ベースバンド歪み発生回路181で変換された I Q 信号を、歪んだ I Q 信号と呼ぶ

[0126]

歪んだIQ信号を直交変調器105で変調するとその出力は、第7の実施の形態で説明した、図16(b)の歪み発生回路131の出力におけるスペクトラムと同じになる。つまり、歪んだIQ信号を直交変調器105で変調した出力は、本来のIQ信号を直交変調した信号が増幅器106で増幅される際に発生する歪みと、同振幅、逆位相の成分を含んだスペクトラムになり、またそのACPLとACPUは同じレベルになる。あとは、第7の実施の形態と同様の動作原理により、図16(b)に示すように増幅器106の出力では歪み成分が抑圧された信号が得られる。

[0127]

増幅器106の出力信号は電力分配器107で3分配され、そのうちの1つは 復調部182に入力される。復調部182では、その入力された信号がIQ信号 に復調される。その復調されたIQ信号はベースバンド歪み発生回路181に入 力され、ベースバンド部103で発生されたIQ信号と比較され、その結果によ りベースバンド歪み発生回路181から出力されるIQ信号が変更される。

[0128]

以上のように、本実施の形態においても第7の実施の形態と同様の効果が得られる。また、本実施の形態では直交変調器105の出力で発生するACPLとACPUのレベルは必ず等しくなるので、これまでの実施の形態で説明したような、歪み発生素子147に負の包絡線成分を注入する構成は不要である。

[0129]

なお本実施の形態では、図14の構成を基本としたが、これを図24、図25 に示すような構成にすることも可能である。これらは第7の実施の形態で図18 や図19を用いて説明したのと同様の構成であり、同様の効果が得られる。 [0130]

なお本実施の形態では、負の包絡線成分を増幅器106の出力端子に注入する 構成としたが、これを入力端子に注入することも可能である。これは上記した図 24、図25の構成に対してもあてはめることができる。

[0131]

なお本実施の形態では変調信号が1波の場合を例にとって説明したが、変調信号が複数波の場合でも同様の動作をし、同様の効果が得られる。

[0132]

なお本実施の形態でもこれまでの実施の形態の場合と同様、利得可変増幅器1 11を用いたが、負包絡線生成回路108からの負の包絡線成分の出力レベルが 増幅器106への所望注入レベルに足りているときは、利得可変増幅器111の 代わりに可変減衰器を用いることも可能である。その場合も本実施の形態と同様 の効果が得られる。

[0133]

なお本実施の形態でもこれまでの実施の形態の場合と同様、可変遅延回路 1 1 0、134を用いたが、その代わりにいずれか一方、あるいは両方ともに可変位相器を用いることも可能である。その場合も本実施の形態と同様の効果が得られる。

[0134]

なお本実施の形態でもこれまでの実施の形態の場合と同様、可変遅延回路110、利得可変増幅器111、低域通過フィルタ112はこの順に配置したが、これの順序はどのようにすることも可能である。また、今回は可変遅延回路110を負の包絡線成分を伝送する経路に挿入したが、場合によってはこれを電力分配器121と増幅器106の間の経路に挿入する方がよい場合もある。その場合でも同様の効果が得られる。

[0135]

なお本実施の形態では低域通過フィルタ112を用いたが、スプリアス帯域の 信号レベルが十分低いときは省略することも可能である。

[0136]

なお本実施の形態では、出力電力レベルを信号レベル検波器113で検出することによって、そのレベルに応じて可変遅延回路110、利得可変増幅器111 (あるいは可変減衰器)を制御しているが、これを第7の実施の形態で説明したように、図26に示す出力信号の低周波成分を検出してそれを用いて制御する構成、図27に示す出力電力レベルあるいは利得可変増幅器119の利得に関する情報をあらかじめ制御信号端子118から入手しそれを用いて制御する構成、あるいは図28に示す包絡線検波器122の出力の一部を用いて制御する構成とすることも可能である。その場合、それらの回路の動作原理は、第1および第3の実施の形態で説明した、図6、図7、図10と同じである。

[0137]

また、以上までの説明において、各制御回路は、増幅器106からの歪み信号、または所定の信号レベルが最小になるように、各振幅調整手段、各位相調整手段を制御する、と説明してきたが、歪み信号または所定の信号レベルは最小でなくても実質上最小であるように制御される場合も上記と同様の効果を得ることができる。

[0138]

また、本発明には、送信信号を送信し、以上までに説明してきた電力増幅器を 有する送信機、ならびにこのような送信機、および受信信号を受信する受信機を 備えた通信機器もその範囲に含まれる。

[0139]

【発明の効果】

以上のように本発明によれば、電力増幅器で発生するACPLとACPUのレベル差を小さくできる電力増幅方法、または電力増幅器を提供することができる

[0140]

また、歪み発生回路を備える場合は、電力増幅器で発生するACPLとACP Uのレベル差が大きい場合でも大きな歪み抑圧効果を得ることができる。

【図面の簡単な説明】

【図1】

本発明の第1の実施の形態における電力増幅器のブロック図である。

【図2】

本発明の第1の実施の形態におけるプリディストーション歪み補償付き増幅器 の各端子における信号スペクトラムを表す図である。

【図3】

本発明の第1の実施の形態における電力増幅器で発生する歪み成分の周波数スペクトラムを表す図である。

- (a) 増幅器106に負の包絡線成分を注入しない場合
- (b) 増幅器106に負の包絡線成分を注入する場合

【図4】

本発明の第1の実施の形態における電力増幅器中の増幅器の他の回路構成を表 す図である。

【図5】

本発明の第1の実施の形態における電力増幅器の他の構成を表すブロック図である。

【図6】

本発明の第1の実施の形態における電力増幅器の他の構成を表すブロック図で ある。

【図7】

本発明の第1の実施の形態における電力増幅器の他の構成を表すブロック図で ある。

【図8】

本発明の第2の実施の形態における電力増幅器のブロック図である。

【図9】

本発明の第3の実施の形態における電力増幅器のブロック図である。

【図10】

本発明の第3の実施の形態における電力増幅器の他の構成を表すブロック図である。

【図11】

本発明の第4の実施の形態における電力増幅器のブロック図である。

【図12】

本発明の第5の実施の形態における電力増幅器のブロック図である。

【図13】

本発明の第6の実施の形態における電力増幅器のブロック図である。

【図14】

本発明の第7の実施の形態におけるプリディストーション歪み補償付き電力増幅器のブロック図である。

【図15】

本発明の第7の実施の形態におけるプリディストーション歪み補償付き電力増幅器中の歪み発生回路のブロック図である。

【図16】

- (a) 本発明の第7の実施の形態におけるプリディストーション歪み補償付き 電力増幅器中の増幅器単体の動作を表す図である。
- (b) 本発明の第7の実施の形態におけるプリディストーション歪み補償付き電力増幅器の動作を表す図である。

【図17】

本発明の第7の実施の形態におけるプリディストーション歪み補償付き電力増幅器中の歪み発生回路の他の構成を表す回路図である。

【図18】

本発明の第7の実施の形態におけるプリディストーション歪み補償付き電力増幅器の他の構成を表すブロック図である。

【図19】

本発明の第7の実施の形態におけるプリディストーション歪み補償付き電力増幅器の他の構成を表すブロック図である。

【図20】

本発明の第7の実施の形態におけるプリディストーション歪み補償付き電力増幅器の他の構成を表すブロック図である。

【図21】

本発明の第7の実施の形態におけるプリディストーション歪み補償付き電力増幅器の他の構成を表すブロック図である。

【図22】

本発明の第7の実施の形態におけるプリディストーション歪み補償付き電力増幅器の他の構成を表すブロック図である。

【図23】

本発明の第8の実施の形態におけるプリディストーション歪み補償付き電力増 幅器のブロック図である。

【図24】

本発明の第8の実施の形態におけるプリディストーション歪み補償付き電力増幅器の他の構成を表すブロック図である。

【図25】

本発明の第8の実施の形態におけるプリディストーション歪み補償付き電力増幅器の他の構成を表すブロック図である。

【図26】

本発明の第8の実施の形態におけるプリディストーション歪み補償付き電力増幅器の他の構成を表すブロック図である。

【図27】

本発明の第8の実施の形態におけるプリディストーション歪み補償付き電力増幅器の他の構成を表すブロック図である。

【図28】

本発明の第8の実施の形態におけるプリディストーション歪み補償付き電力増幅器の他の構成を表すブロック図である。

【図29】

従来のプリディストーション歪み補償付き電力増幅器のブロック図である。

【符号の説明】

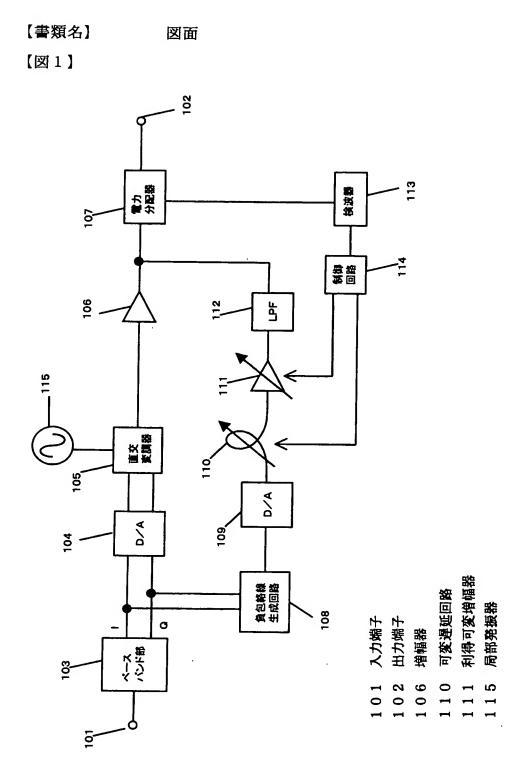
- 101、141、161、201 入力端子
- 102、142、162、202 出力端子
- 103 ベースバンド部

特2002-221943

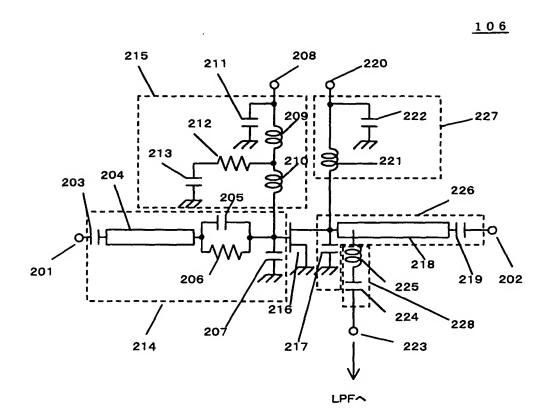
- 104、109 デジタルーアナログ (D/A) 変換器
- 105 直交変調器
- 106 增幅器
- 107、121、132、143、145、153 電力分配器
- 108 負包絡線生成回路
- 110、134 可変遅延回路
- 111、119 利得可変増幅器
- 112、117 低域通過フィルタ
- 113、155 信号レベル検波器
- 114、156 制御回路
- 115 局部発振器
- 116、133、148、151 可変減衰器
- 122 包絡線検波器
- 123 符号反転回路
- 131 歪み発生回路
- 144、146 遅延回路
- 147 歪み発生素子
- 149、152 可変位相器
- 150、154 電力合成器
- 118、157、170 制御端子
- 163、166、169、203、205、207、211 コンデンサ
- 213、217、219、222、224 コンデンサ
- 164 電源供給端子
- 165、168、206、212、229 抵抗
- 167 ダイオード
- 181 ベースバンド歪み発生回路
- 182 復調部
- 204、218 伝送線路
- 208 入力側電源供給端子

特2002-221943

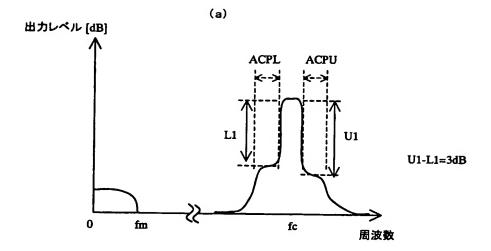
- 209、210、221、225 コイル
- 2 1 4 入力側整合回路
- 215 入力側電源供給回路
- 216 トランジスタ
- 220 出力側電源供給端子
- 223 負包絡線注入端子
- 226 出力側整合回路
- 227 出力側電源供給回路
- 228 負包絡線注入回路

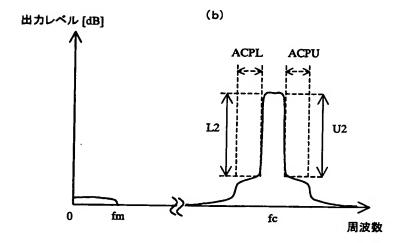


【図2】



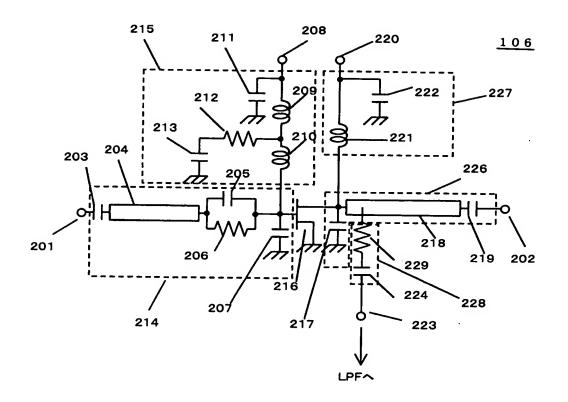
【図3】



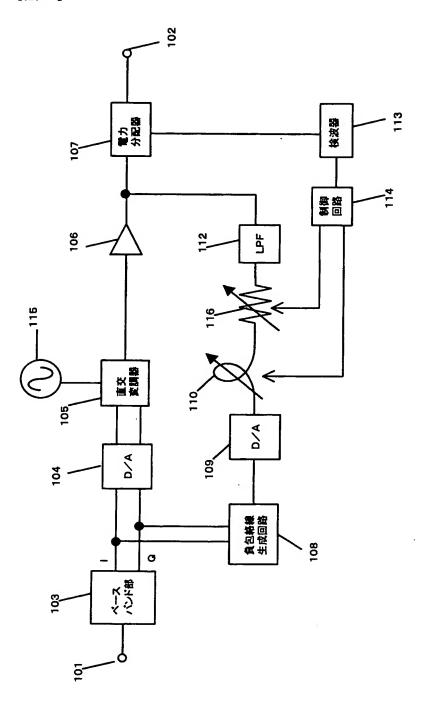


U2-U1=8dB

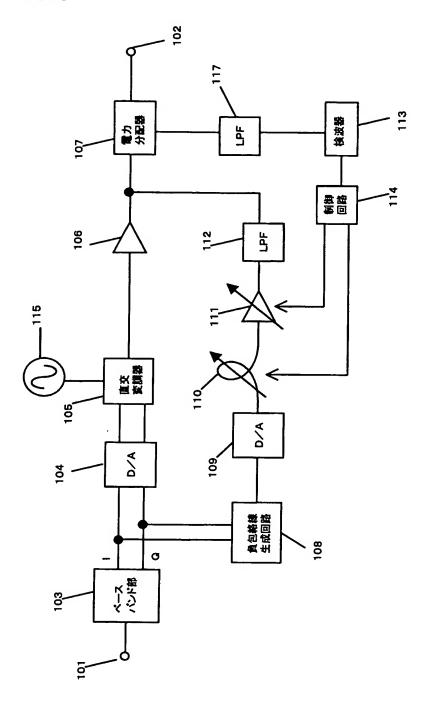
【図4】



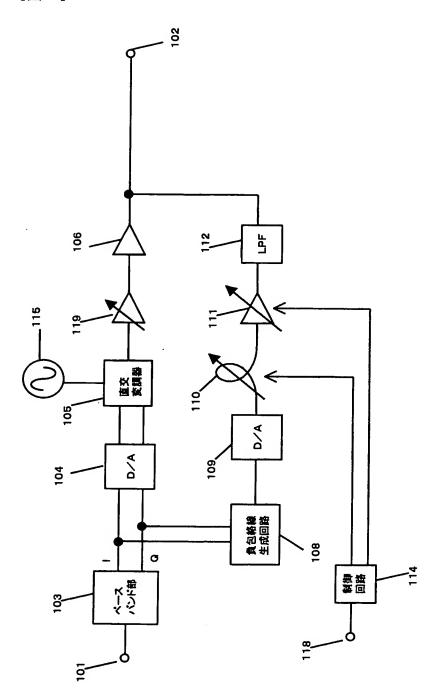
【図5】



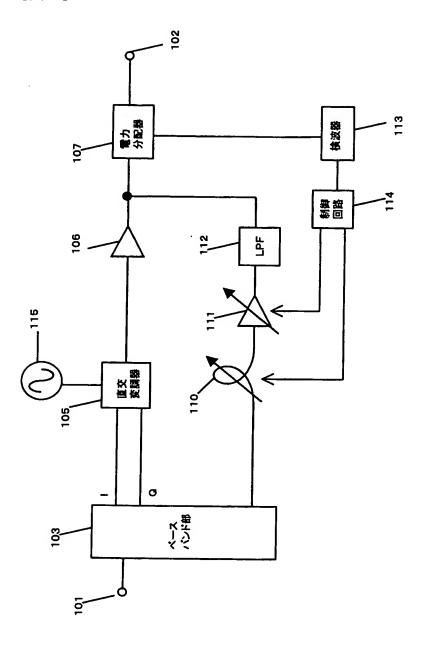
【図6】



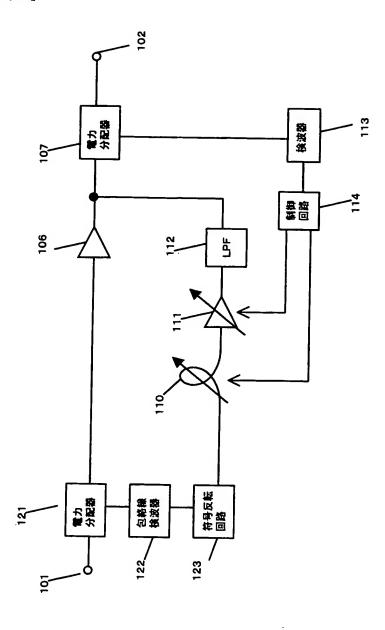
【図7】



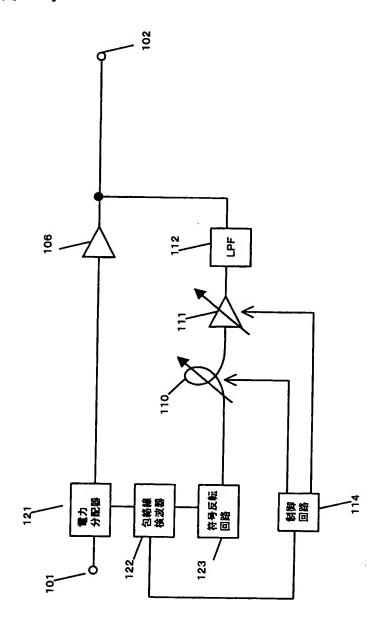
【図8】



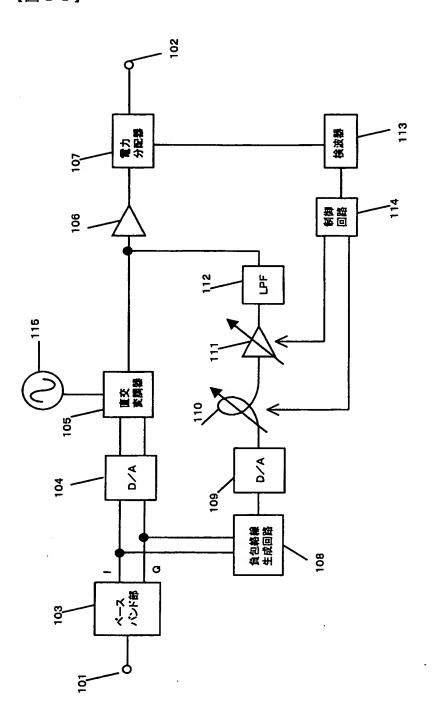
【図9】



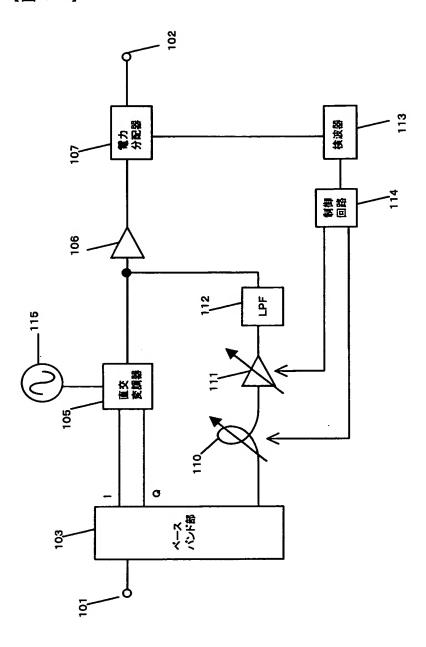
【図10】



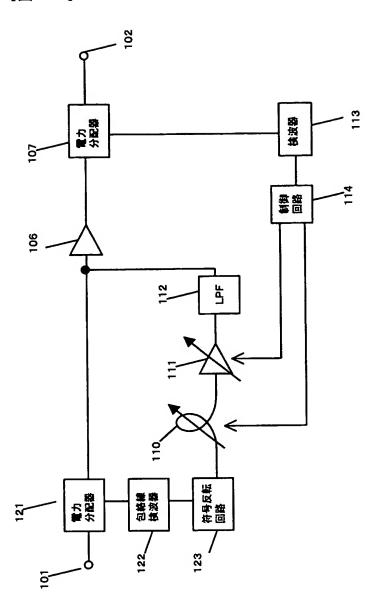
【図11】



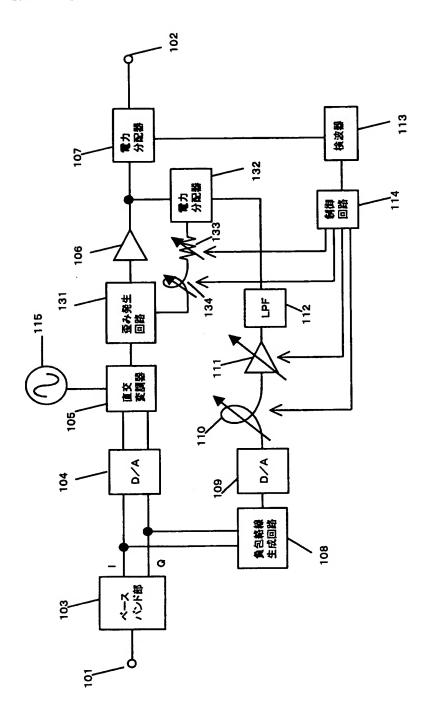
【図12】



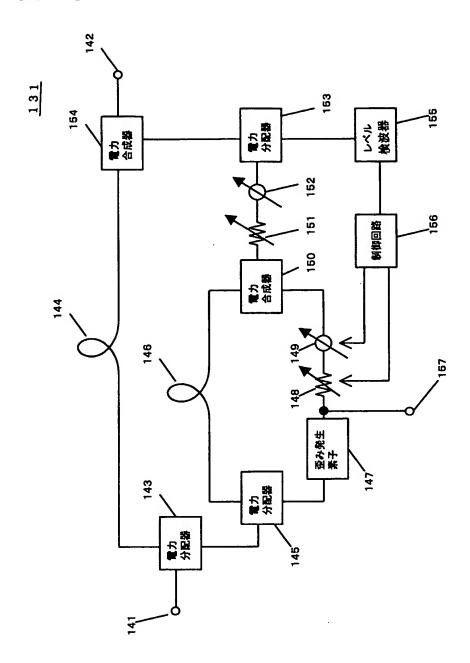
【図13】



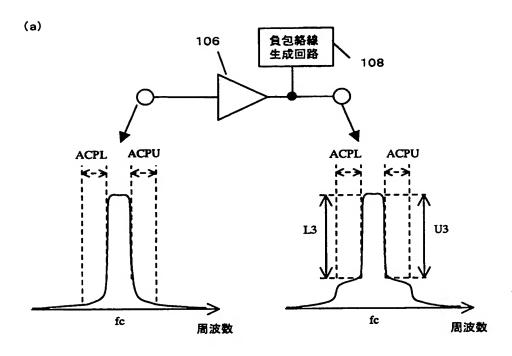
【図14】

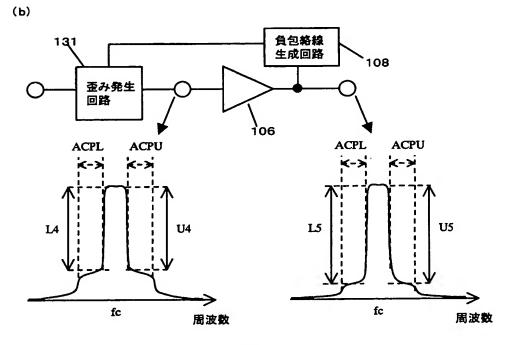


【図15】



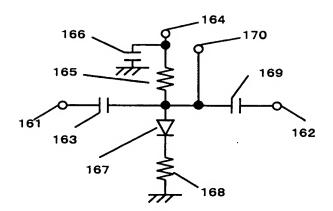
【図16】



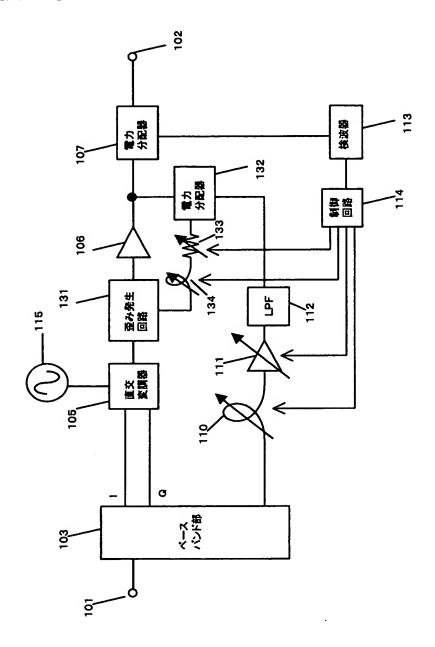


U5-U3=10dB

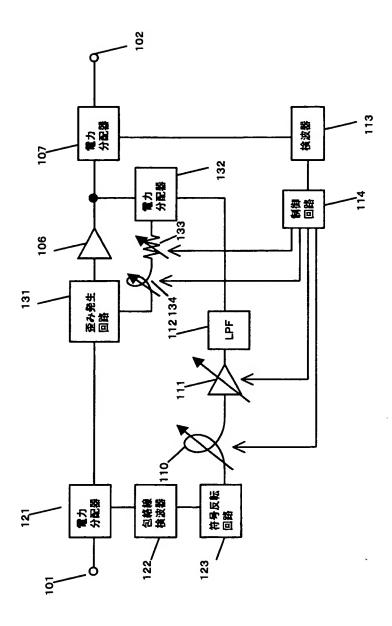
【図17】



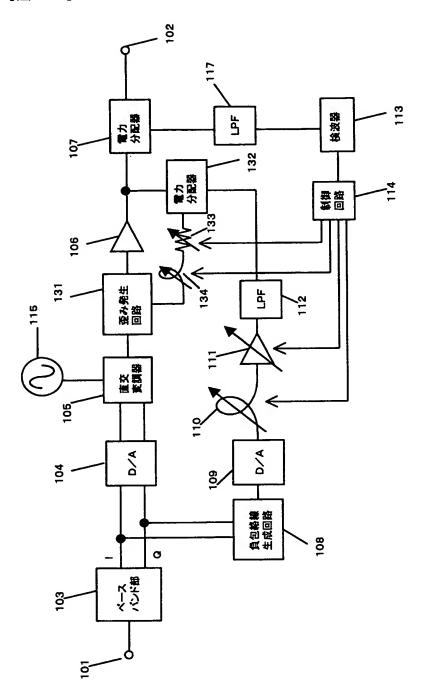
【図18】



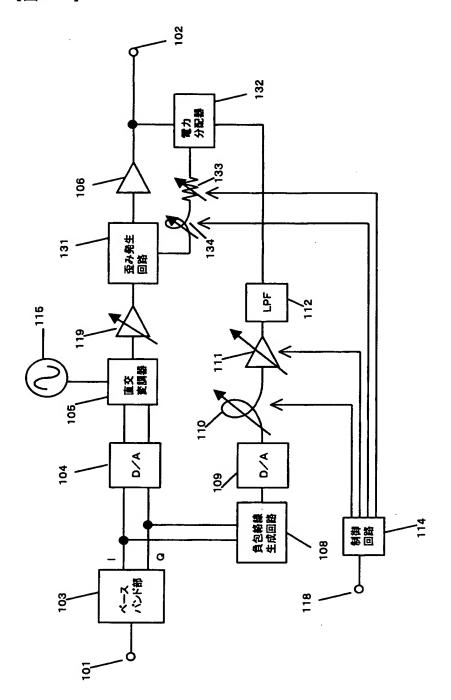
【図19】



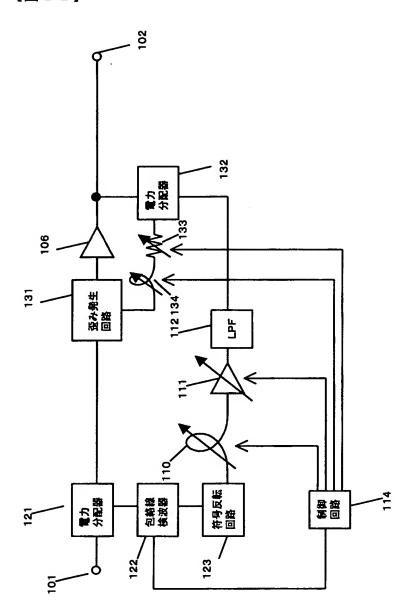
[図20]



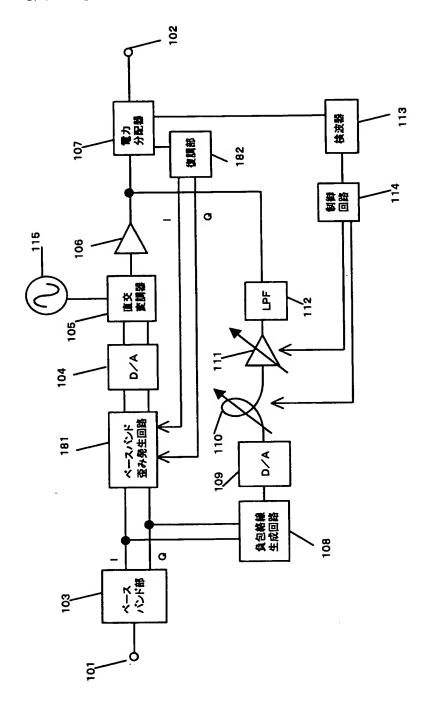
【図21】



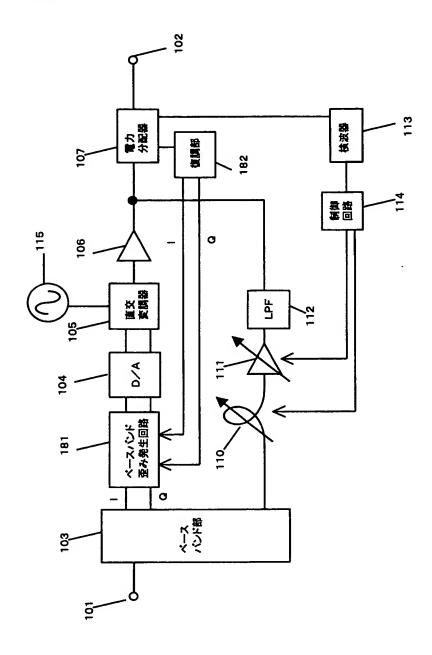
【図22】



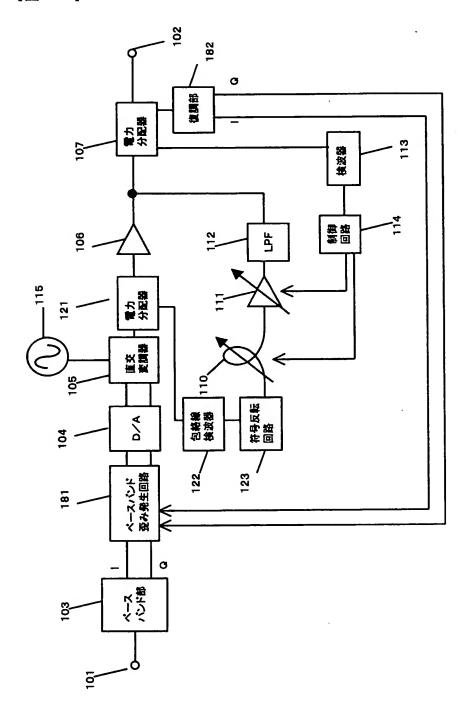
【図23】



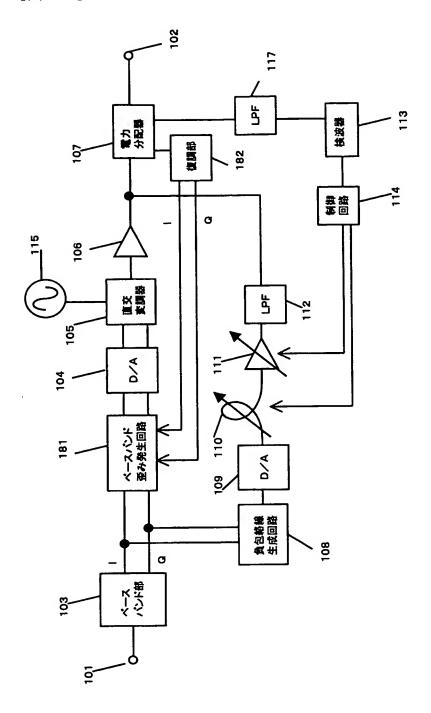
【図24】



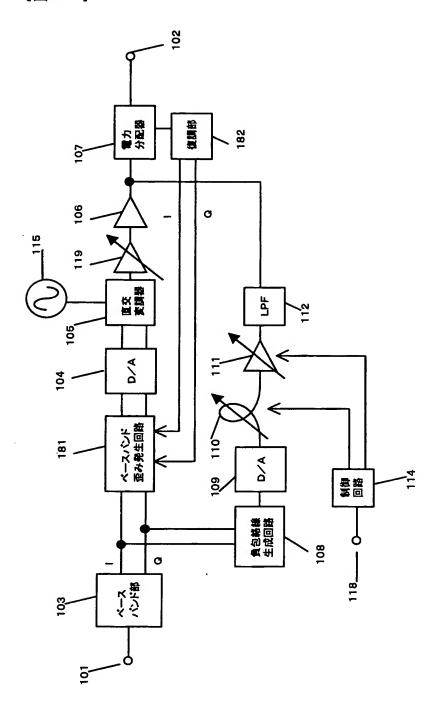
【図25】



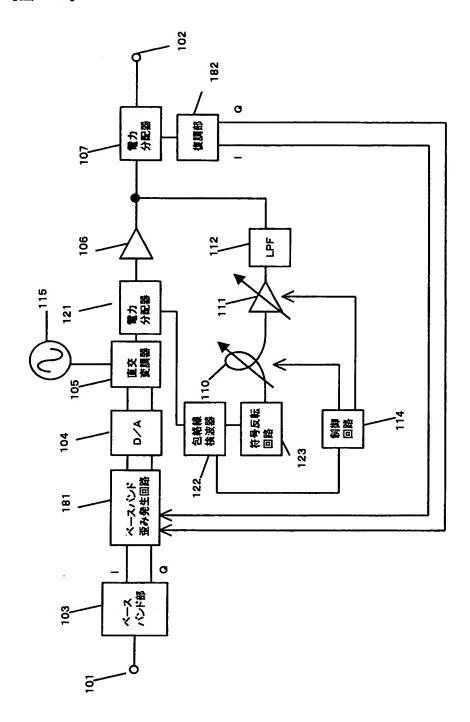
【図26】



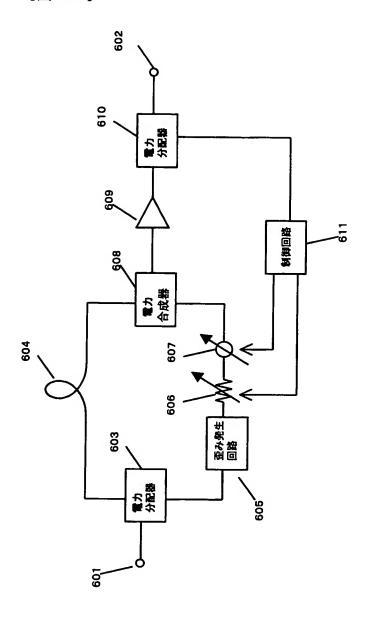
【図27】



【図28】



【図29】



【書類名】 要約書

【要約】

【課題】 電力増幅器で発生する低域側のACPと高域側のACPのレベル差を低減できなかった。

【解決手段】 入力信号で変調した高周波信号を増幅するための増幅器106 と、入力信号または高周波信号を利用して、その包絡線が反転された負包絡線信号を生成するための負包絡線生成回路108と、負包絡線信号の振幅を調整するための利得可変増幅器111と、負包絡線信号の位相を調整するための可変遅延回路110と、増幅された高周波信号の歪みまたは信号レベルに関する情報に基づいて、利得可変増幅器111および可変遅延回路110に制御信号を出力する制御回路114と、を備え、振幅または位相が調整された負包絡線信号が、高周波信号または増幅された高周波信号に注入され、制御回路110は、増幅された高周波信号の歪みまたは信号レベルが最小となるように利得可変増幅器111または可変遅延回路110を制御する、電力増幅器。

【選択図】 図1

出願人履歴情報

識別番号

[000005821]

1. 変更年月日

1990年 8月28日

[変更理由] 新規登録

住 所

大阪府門真市大字門真1006番地

氏 名 松下電器産業株式会社